

マルチホップ通信による FPGA 分散プロセッシング環境の研究

Research on FPGA distributed processing environment using multi-hop communication

細川 翼

指導教員 田中 晶, 小嶋 徹也, 松崎 頼人

東京工業高等専門学校 情報工学科 情報通信研究室

キーワード：マルチホップネットワーク, FPGA, 共有メモリ, 分散プロセッシング, HPS

1. はじめに

1. 1 情報伝達システム

災害等においてアクセスの集中や通信機器の損傷が起こると正常な通信が行えなくなる場合がある。このような場合でも正常な通信を行えるようにするため、マルチホップ通信を用いた情報伝達システムの研究が進められている。このシステムを実現するにあたり、高度な処理が必要になってくる。しかし、一般的に使用できる IoT 端末は制約があり、複雑な処理をすることが出来ない。そのため FPGA を活用していく。

1. 2 研究内容

情報通信研究室（田中研）先行研究[1]では複数台の FPGA を用いて、各端末のメモリを通信でアクセスできる分散システムの構築が行われている。昨年度は、各端末の通信が低速であるため、無線モジュールの変更による通信の高速化が行われた。また、使用する FPGA 端末の台数と演算に使用できるデータ数を増やすことで、処理の高度化が行われた。しかし、処理の高度化にあたって PC から通信データの入力や命令内容の操作、出力等が出来ないため操作の不便性が課題になっている。本研究では、PC やマイコン等の端末装置や HPS[2]という高機能なプロセッサを FPGA と連動させることで、使いやすい操作性を実現する環境の開発を進める。そして、研究室の各種のマルチホップネットワークと接続して相互の機能の共有化を行い、システムの広域化、高度化を目的としている。

2. マルチホップ通信

マルチホップ通信の構成図を図 1 に示す。マルチホップ無線通信とは、ある端末から別の端末へ通信する際に基地局やアクセスポイントを介さずに代わりに自律した端末をバケツリレーのように複数台の端末を中継して通信を行うことで構成されたネットワークおよびその技術のことを指す。このような通信を行うことで遠距離の端末との通信を可能にする。また図 1 では分散演算システムの動作も示している。初めに各 FPGA 端末に端末 ID を設定する。次にルーティングが仮で設定されるので、ある端末から演算を開始すると演算に必要なデータを取得するまで各 FPGA と通信が行われる。そして全てのデータが集まると演算が行われる。最後に出力端末に演算結果が出力される。また、ロジックアナライザを用いてタイミングの解析を行うことで正常にマルチホップ通信ができて

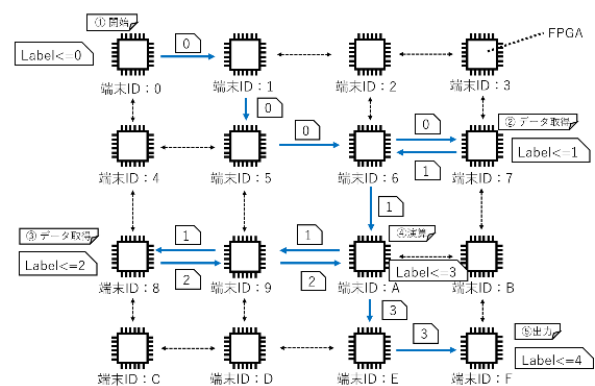


図 1 マルチホップ通信の構成

3. 分散演算システムの概要

分散演算システムの全体図を図 2 に示す。各 FPGA 端末は端末 ID を設定し、メモリのアクセスは通信によって行う。すべての端末のメモリを扱えるため、システム全体を一つの共有メモリとして使用できる。また、このシステムは規模を広げていくことも可能であるので実用につながられる。



図 2 システム全体図

4. 使用機器

表 1 には使用する各 FPGA[3]の機種を示す。DE-10 standard と DE10-Nano には Hard Processor System (HPS)と呼ばれるプロセッサが搭載されており、複雑な処理を行う回路の設計を容易に行える。DE0-Nano は小型で安価な端末であり、本研究では主に中継器や演算用端末として用いる。

表 1 使用する FPGA

機種名	FPGA	プロセッサ
DE-10 standard	Cyclone V	HPS 搭載
DE10-Nano	Cyclone V	HPS 搭載
DE0-Nano	Cyclone IV	無

5. 実装内容

昨年度までは FPGA のみを扱っており、HPS を使用していない。そのため FPGA ボード上でのスイッチやボタンを活用し、端末 ID の設定を行っていた。Cyclone Vには FPGA 内に HPS が搭載されており、HPS を用いることで処理の高速化や Linux システムを起動できる。PC と FPGA を通信する際に HPS で Linux を動かすことにより通信を行うことが出来た。それにより端末 ID や演算の命令内容、出力等が PC から操作できるようになるため、将来

的には複雑な処理を容易に行うことが出来る。現時点では HPS を用いて Linux を動かし、PC と FPGA の通信を行うことで、PC から端末 ID の書き換えや FPGA 内の演算データの書き換え、演算結果の出力が出来ている。そして、ロジックアナライザを使用して、FPGA 内の演算データを書き換えた際にシステムの要する時間は書き換えた後と前ではどのように変化するのか、システム時間測定を行う。

6. まとめ

本研究は、多数の FPGA 端末でマルチホップ通信を行い、各端末のメモリにアクセスして処理を行う分散プロセッシング環境の構築を行い、災害時等でもすぐに使える操作性を実現することでシステムの実用化や高度化を高めることを目的としている。今回、操作性の向上のため PC と FPGA で通信を行えるように実装した。将来的には PC 以外のマイコンや携帯端末 (Android) などの端末装置とも FPGA を連動させていきたい。今後の予定として、画像伝送、及びセンサネットワークなどの各種のマルチホップネットワークと接続して相互の機能の共有化を行っていく予定である。それに伴い、多方面からデータ収集ができ、FPGA での演算に使用出来る。

謝辞

本研究の一部は JSPS 科研費 22K02905 の助成を受けたものです。

参考文献

- [1] 長浜真人, " モバイルマルチホップ通信による FPGA 分散コンピューティングの研究", 東京高専令和 4 年度卒業論文, 2023
- [2] ALTERA, https://people.ece.cornell.edu/land/courses/ece5760/DE1_SOC/HPS_INTRO_54001.pdf (2023/10/9 access)
- [3] intel, <https://www.intel.co.jp/content/www/jp/ja/products/details/fpga/cyclone.html>, (2023/10/9 access)