

## 酸化物薄膜トランジスタにおけるトップゲート構造依存性評価

### Characterization of gate structure dependence in top-gate oxide thin film transistors

工学院大学 工学部 電気電子工学科 高機能デバイス研究室

曹 晨亭

指導教員 相川慎也 研究協力者 山寺真理, 小林翔, 辛佳和

キーワード: 酸化物半導体, 薄膜, トランジスタ, トップゲート, 構造依存性

#### 1. 緒言

酸化物半導体を用いた薄膜トランジスタ (TFT) はディスプレイや各種センサなど、産業的に広く使われている素子である。素子としての性能は電気特性により決定され、特性向上のためには短チャネル化が可能なトップゲート構造が前提条件となる。TFTのトップゲート構造はスタガ型とも呼ばれ、Fig.1のような断面構造である。

現在、短チャネルに適したTFT酸化物半導体[1]、およびゲート絶縁膜[2]の材料開発は広く行われていることに対し、ゲート電極形状がTFT特性に及ぼす影響については十分な調査が進んでいない。そのため、トップゲートTFTの構造に対する性能の依存性を明らかにする必要がある。

そこで本研究では、チャネル長より狭いゲート (narrow gate)、およびチャネル長より広いゲート (wide gate) の2種類のTFTを製作し、ゲート長による特性依存性を明らかにすることを目的とする。

#### 2. 実験方法

熱酸化  $\text{SiO}_2$  (200 nm) 付き Si 基板とガラス基板を有機洗浄した。その後、RF マグネトロンスパッタ装

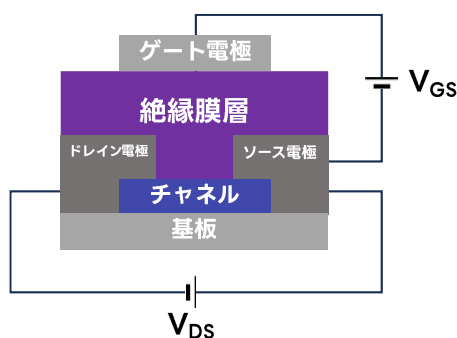


Fig.1 スタガ型 TFT 構造の断面概略図

置にて Sn ターゲットを用いて  $\text{SnO}$  を 80 nm 成膜した。成膜は  $\text{Ar}/\text{O}_2$  混合雰囲気下で行い、スパッタ条件は RF 電力 100 W, 全圧 0.2 Pa, 酸素分圧 0.016 Pa とした。成膜後、大気中 250 °C, 45 分間ポストアニール処理を施した。製作した  $\text{SnO}$  薄膜は、X 線回折装置 (XRD, Rigaku Smart Lab) を用いて、結晶性を評価した。また、薄膜の電気特性 (キャリアタイプ, シート抵抗, キャリア移動度, キャリア濃度) は、ホール効果測定装置 (Accent HL5500PC) を用いて測定した。

次に TFT 電極として電子ビーム蒸着装置にて Ni を 50 nm 成膜し、Si 基板をゲート電極とする、Fig.2 に示すボトムゲート型 TFT を製作した。製作後、大気中でマニュアルプローバーを用いて  $V_{DS} = 40 \text{ V}$ ,  $V_{GS} = \pm 80 \text{ V}$  でスイープさせて伝達特性を測定した。

#### 3. 実験結果及び考察

Fig.3 に製作した  $\text{SnO}_x$  膜の XRD パターンを示す。データベース照合により、 $\text{SnO}$  とともに Sn および  $\text{SnO}_2$  の存在を確認した。本実験では、 $\text{SnO}$  による p

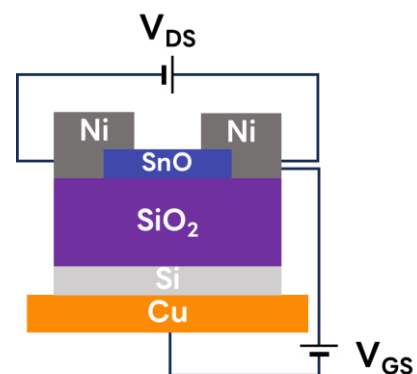


Fig.2 本実験で製作したボトムゲート型 TFT の断面概略図

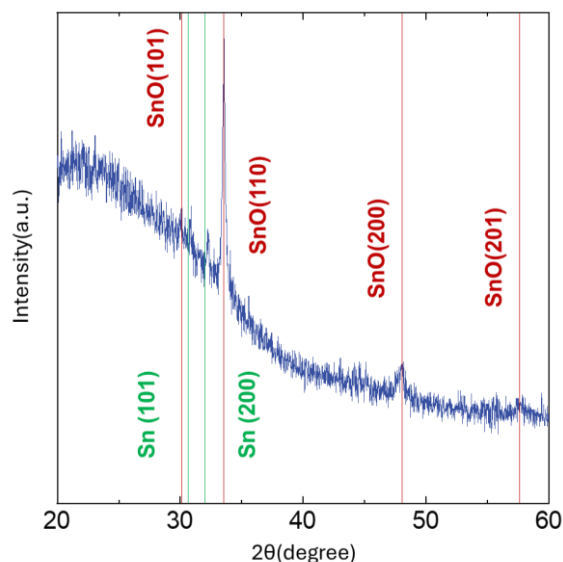


Fig. 3 大気中 250°Cアニールを施した SnO<sub>x</sub> 膜の XRD パターン

型 TFT のゲート構造依存性を調査するため、不純物である Sn および SnO<sub>2</sub> は抑制したい。SnO の製作には成膜時の酸素分圧が関係することから、適切に酸素分圧を調整すれば、SnO の純度を向上できると考える [3]。

次に同条件下で成膜した薄膜のホール測定結果を Table.1 に示す。キャリア密度は、 $2.83 \times 10^{17} \text{ cm}^{-3}$  が得られ、測定したすべての薄膜で p 型伝導が確認できた。また、正孔移動度は  $0.60 \text{ cm}^2/\text{Vs}$  が得られた。高性能な TFT 動作のためには、移動度の向上が不可欠であり、酸化物半導体としては先行して研究が進んでいる n 型と同等の  $10 \text{ cm}^2/\text{Vs}$  が求められる [1]。そのためには、先述の SnO 薄膜の高純度化とともに、膜厚の調整を行い、p 型 TFT への最適化が必要である [4]。

Table.1 ホール測定結果

Hall mobility [cm <sup>2</sup> /Vs]	Carrier density [cm <sup>-3</sup> ]	Resistivity [Ω/sq]	Type
0.60	$2.83 \times 10^{17}$	$3.69 \times 10^6$	p

Fig.4 に、チャンネル長が異なる SnO TFT (150–300 μm) 4 つの伝達特性を示す。今回作製した TFT は p 型挙動を示し、ネガティブゲートバイアスで、チャンネルに正孔が蓄積されたことがわかる。しかしながら、図 4 から ON および OFF 状態の I<sub>DS</sub> 比は現状最

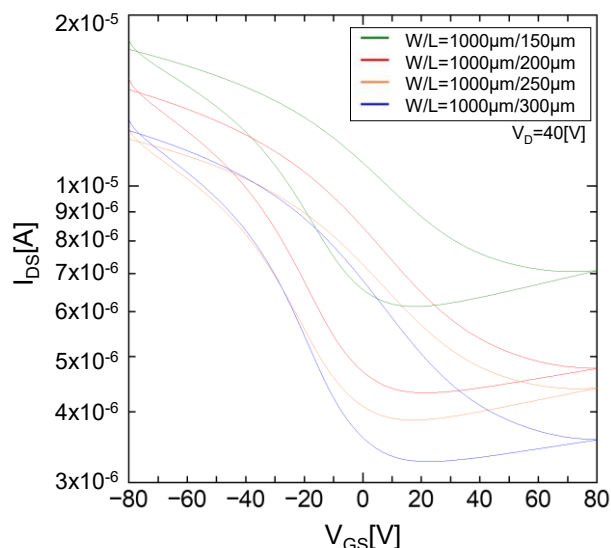


Fig.4 製作した p 型 TFT の伝達特性

大 10 未満であり、同様にスパッタリングで作製された TFT の ON/OFF 比 ( $\sim 10^2$ ) と比べ小さく [5]、スタゲ型を製造することで性能向上のための条件調査を進めるべきである。

#### 4. 結論

本研究では、TFT のトップゲート構造依存性を明らかにするため、まずは、ボトムゲート構造にて p 型挙動の SnO TFT を試作した。現時点では特性の大幅な改善が必要であることが分かった。今後、さらなる SnO 薄膜の条件最適化とともに、トップゲート構造の依存性評価を進め、高性能化につながるゲート構造設計指針を明らかにしていく。

#### 5. 参考文献

- [1] E. Fortunato *et al.*, *Adv. Mater.*, 24, 2945–2986 (2012).
- [2] S.-M. Kwak *et al.*, *Org. Electron.*, 71, 7–13 (2019).
- [3] H. Luo *et al.*, *ACS Appl., Mater. Interfaces* 4, 5673–5677 (2012).
- [4] Y. Qu *et al.* *Semicond. Sci., Technol.*, 33 075001 (2018).
- [5] H. Yabuta *et al.*, *Appl. Phys. Lett.*, 97, 072111 (2010).