

酸化物半導体を用いた薄膜温度センサの特性評価

Characterization of thin-film temperature sensors using oxide semiconductors

宮島 麗夏

指導教員 鷹野 一朗

工学院大学 先進工学部 応用物理学科 電気電子機能材料研究室

キーワード：温度センサ， 薄膜， 酸化チタン， 酸化銅， 反応性スパッタリング

1. 緒言

近年，IoT 関連の需要に伴い温度センサの応用が急激に拡大し，その大部分は民生機器の分野で使用されている。身近なものでは，自動車や PC，家電製品等が挙げられる。一般的に，温度センサの中で最も多く使用されているのはチップ型の NTC サーミスタである¹⁾。近年では，温度変化に対する応答性を高めるため，なるべく微小体積にした薄膜サーミスタの需要が高まっている。

著者らは薄膜の材料として，n 型半導体で化学的に安定しており長寿命化に対応できる TiO_2 と p 型半導体で古くから研究がなされている Cu_2O の酸化物半導体を採用した。先行研究では， TiO_2 と Cu_2O それぞれの単層薄膜に比べて， $\text{TiO}_2/\text{Cu}_2\text{O}$ 積層薄膜の方が高い感度を示すことが確認されている。加えて，膜厚が薄いほど高感度であった。本研究では $\text{TiO}_2/\text{Cu}_2\text{O}$ 積層薄膜の Cu_2O の構造を変えて薄膜を製作し，界面温度に対する影響を考察することで， $\text{TiO}_2/\text{Cu}_2\text{O}$ 薄膜温度センサの高感度化を目的とする。

2. 実験方法

2.1 成膜方法

試料基板として，エタノール中で 5 分間超音波洗浄を行った 15×9 mm の無アルカリガラス (Eagle XG) を用いた。成膜にはマルチプロセスコーティング装置 (BC5146, ULVAC) を用いた。試料基板は準備室に導入し，中間室に搬送後基板クリーニングのため逆スパッタを行い成膜室に移動した。一般にスパッタプロセス圧力はおよそ 1.3 Pa 程度で使用されるが，マルチプロセスコーティング装置では 7×10^{-2} Pa の低圧力まで放電を維持できる誘導結合 RF プラズマ支援マ

グネトロンスパッタ源を備えている。成膜はスパッタガスを Ar，ターゲットを Ti (99.98%)，Cu (99.99%) とし，酸素を基板周辺に導入する反応性スパッタリング法により行った。成膜条件を表 1 に示す。

表 1 成膜条件

薄膜	TiO_2	Cu_2O
基板	Glass (Eagle XG)	
到達圧力 [Pa]	8.0×10^{-6}	
試料膜厚 [nm]	100	100
O_2 流量 [sccm]	1.5	10
Ar 流量 [sccm]	20	15
入力電力 [W]	100	15,20,25 30,40
基板加熱温度 [°C]	300	250

2.2 評価方法

温度特性は二端子法により，卓上マッフル炉内で温度を $20 \sim 100^\circ\text{C}$ に変化させて抵抗値を測定した。この測定結果より，センサ感度を表す B 定数を算出した。結晶構造は薄膜 X 線回折法 (XRD: Rigaku Co.Ltd. Smart Lab.) により，入射角 0.4° として分析した。深さ方向組成はオージェ電子分光分析 (AES: JAMP-9500, 日本電子株) により，薄膜内部の元素分布を測定した。

3. 実験結果

図 1 に Cu_2O の入力電力を変えて作製した $\text{TiO}_2/\text{Cu}_2\text{O}$ 薄膜の温度特性を示す。縦軸は抵抗値，横軸は温度を表している。図 1 より求めた B 定数は表 2 のようになり，入力電力 20 W の試料が最も高い値を示した。縦軸の抵抗値の違いは，電極間の距離を 5 mm で統一したものの微妙な誤差も含まれるが，入力電力を高くすると Cu_2O の構造が支配的になり抵抗値が下がったと考えられる。また，市

販品(チップ型)の B 定数は 3500~4500 K である。

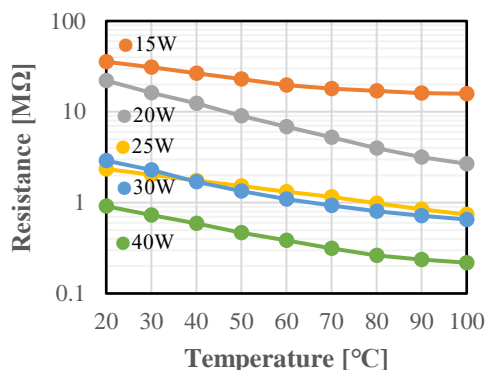


図 1 TiO₂/Cu₂O 薄膜の温度特性

表 2 温度特性より求めた B 定数

入力電力 [W]	B 定数 [K]
15	1105
20	2882
25	1579
30	1899
40	2126

図 2 に XRD 測定による結晶構造を示す。縦軸は強度、横軸は回折角を示している。全ての入力電力で TiO₂ 層はアナターゼとルチルの混晶であることがわかる。Cu₂O 層では 15 W の試料で CuO が確認でき、20 W でも若干の CuO が現れている。40 W の試料では金属 Cu が現れることから、入力電力を増加すると Cu の酸化が進まなくなることがわかる。当然のことではあるが、Cu₂O 層の入力電力を変えても TiO₂ 層はほぼ同一であることから、TiO₂/Cu₂O 薄膜自体の抵抗値は Cu₂O 層の変化によるものと考えられる。一方、B 定数については、Cu₂O 層の結晶構造との関係が明確にはならなかった。

図 3 に AES による深さ方向組成分布を示す。縦軸は元素濃度、横軸はスパッタリングサイクル数で表面からの深さに相当する。元素濃度については XPS の測定値でキャリブレーションした。低サイクルでの TiO₂ 層は厚さに大きな違いはないが、Cu₂O 層については、入力電力が増すと薄くなる傾向にある。成膜時の Cu スパッタレートを少なく見積もったためと考えられ B 定数にも影響している。

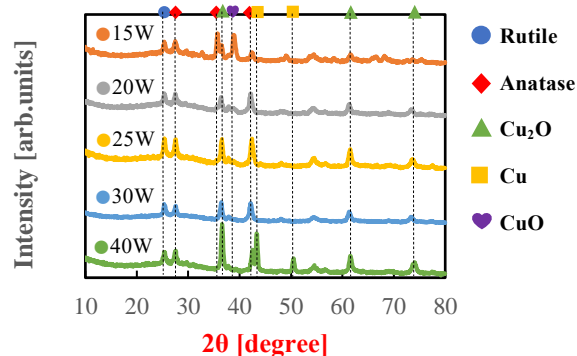


図 2 XRD 測定による各試料の結晶構造

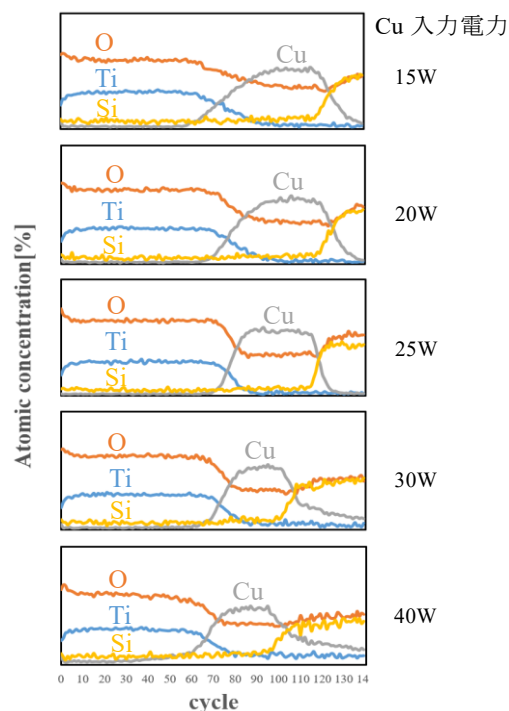


図 3 AES による深さ方向元素分布

4.まとめ

本研究では、TiO₂/Cu₂O 積層薄膜の界面を調査するため、異なる電力で Cu₂O 層を作製し、温度特性、結晶構造、深さ方向分析について評価を行った。実験結果より、NTC サーミスタ特有の温度特性は確認できた。しかし、AES 測定から Cu₂O 層が予想より薄くなることが明らかになったものの、構造に対する B 定数の依存性は確認できなかった。今後は膜厚の精度を上げ、界面の影響を明確にしたい。

参考文献

- 1) 山本一志, 高田学, 長井彪: セラミック機能性膜とその応用, 学献社 (1998), pp143-149